



HAL
open science

**Processeurs : la nouvelle donne par Olivier Temam.
Forces et faiblesses de l'Europe : entretien avec
Panagiotis Tsarchopoulos, propos recueillis par
Dominique Chouchan**

Olivier Temam, Panagiotis Tsarchopoulos

► **To cite this version:**

Olivier Temam, Panagiotis Tsarchopoulos. Processeurs : la nouvelle donne par Olivier Temam. Forces et faiblesses de l'Europe : entretien avec Panagiotis Tsarchopoulos, propos recueillis par Dominique Chouchan. Les Cahiers de l'INRIA - La Recherche, 2009, Le hasard au coeur de la vie, 434 octobre 2009. inria-00522268

HAL Id: inria-00522268

<https://inria.hal.science/inria-00522268>

Submitted on 30 Sep 2010

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

ARCHITECTURES INFORMATIQUES

Processeurs : la nouvelle donne

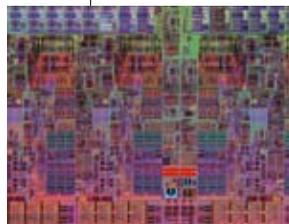
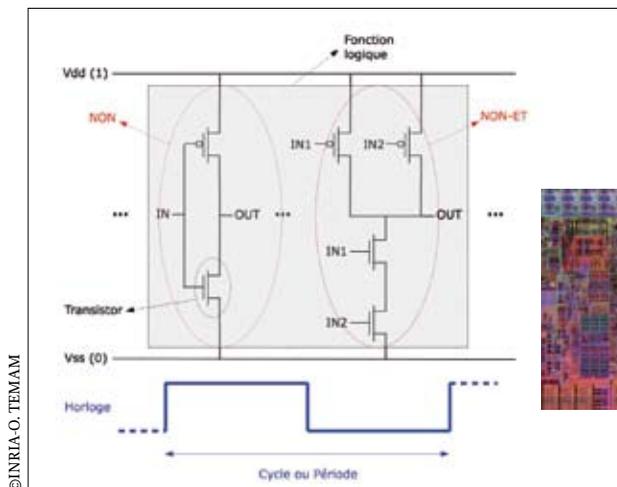
Évolution ou révolution ? Il faut certes savoir raison garder dans la qualification des progrès techniques, mais la technologie des ordinateurs entre dans une phase de profonde mutation.

La technologie de fabrication des processeurs a un impact déterminant sur leurs performances qui, depuis une quarantaine d'années, n'ont cessé de progresser. C'est ainsi que le processeur Nehalem-EX d'Intel, annoncé pour début 2010, comportera pas moins de 2,3 milliards de transistors, à comparer aux 2300 du premier processeur de la firme (Intel 4004), fabriqué en 1971. Mais nous sommes désormais confrontés à de nouvelles contraintes, pour l'essentiel liées à la miniaturisation

croissante des circuits, qui obligent à repenser en profondeur leur architecture. En dépit de multiples incertitudes sur les bouleversements à venir, ces derniers devraient offrir de nombreuses opportunités, tant au plan scientifique qu'industriel, notamment en Europe. D'une manière générale, les transistors composant les circuits fonctionnent comme des interrupteurs (fig. 1). Deux transistors combinés dans une technologie dite CMOS* permettent de créer la fonction logique la plus simple, le NON logique, qui transforme 0 en 1 et 1 en 0. Avec quatre d'entre eux, on crée une fonction logique dite NON-ET, celle-ci pouvant servir de brique de base pour les fonctions logiques et les calculs les plus complexes. À l'aide d'un signal d'horloge (une oscillation périodique et régulière), il est possible de cadencer et d'organiser les calculs : chaque tâche est découpée en fonctions logiques plus ou moins élémentaires de durées d'exécution inférieures à la période du signal d'horloge. Couplés à ce signal, les transistors sont organisés pour former un processeur capable d'exécuter n'importe quel algorithme.

En quatre décennies, l'observation de Gordon Moore, l'un des cofondateurs de la société Intel, n'a jamais été démentie. Selon ses prédictions, la dimension des transistors devait pouvoir être divisée par deux tous les 24 mois environ (loi de Moore, 1975). Ce mécanisme apportait deux bénéfices. Le premier, le plus

Fig. 1 : à gauche, deux transistors CMOS forment la porte logique NON et, à droite, quatre transistors forment la porte NON-ET. Leur durée d'exécution est nettement inférieure à la période du signal d'horloge. La combinaison de telles fonctions de base permet de créer les fonctions les plus complexes, dont on voit un exemple (à droite) : le processeur à quatre cœurs Intel® Core™ i7, introduit sur le marché fin 2008.



évident, est l'augmentation du nombre de transistors par unité de surface. Le second réside dans leur vitesse de fonctionnement accrue : la distance que parcourent les charges électriques entre les deux pôles d'un transistor se voit réduite d'autant, d'où une commutation plus rapide.

C'est cette vitesse que les fabricants de processeurs ont avant tout exploitée. Si les transistors commutent plus vite, une fonction logique est effectuée plus rapidement, ce qui permet de réduire la période du signal d'horloge. Cela se traduit par une augmentation de la fréquence de fonctionnement des processeurs. Leur fréquence d'horloge est ainsi passée de 1 MHz en 1971 à 3 GHz et plus en 2009. Certes le nombre accru de transistors a été également mis à profit, mais essentiellement pour transférer données et instructions aux unités de calcul suffisamment rapidement.

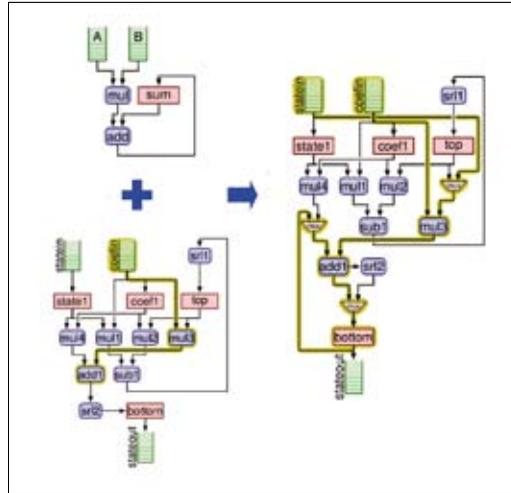
Depuis le milieu des années 2000, il est devenu difficile de continuer à augmenter la fréquence d'horloge. En effet, à chaque fois qu'un transistor commute, il dissipe un peu de chaleur. Plus le nombre de commutations par seconde augmente, plus la quantité de chaleur dissipée s'accroît. Avec des fréquences de fonctionnement élevées, il n'est plus possible d'évacuer suffisamment vite la chaleur produite, du moins de façon économiquement raisonnable (refroidissement par air). Même si on parvient toujours à réduire la dimension des transistors, en exploiter le bénéfice « vitesse » est devenu très difficile. Les constructeurs ont donc porté leurs efforts sur l'exploitation du nombre de transistors.

La poursuite de la miniaturisation suppose des évolutions techniques

C'est ainsi qu'est né le concept de puce multi-cœur, un cœur correspondant à un processeur. Le principe : puisqu'en effet on ne peut plus jouer sur le paramètre « vitesse », on va mettre plusieurs processeurs sur une même puce. Les constructeurs espèrent remplacer la progression régulière de la fréquence de fonctionnement par celle du nombre de cœurs : 2 à 4 aujourd'hui, 8 dans le Nehalem-EX de Intel, jusqu'à 80 dans le prototype Tera-scale d'Intel. Mais rien ne dit que cette approche va engendrer une augmentation similaire de la performance réelle* des nouvelles puces.

L'énorme avantage de la progression en fréquence est qu'elle est transparente pour le

programmeur : un programme conçu dans les années 1980 pour les premiers processeurs d'Intel tourne plus vite sur les derniers processeurs de ce constructeur, mais sans la moindre modification du programme. Il en va tout autrement avec les multicœurs : il faut paralléliser les programmes, c'est-à-dire découper leur exécution en sous-tâches, une par cœur. Or ce problème, ancien et complexe, n'est maîtrisé que pour des programmes au comportement simple. Bref, il n'est plus du tout évident



© INRIA-O. TEMAM

Fig. 2 : deux circuits spécialisés, l'un réalisant un produit scalaire, l'autre un filtre utilisé en traitement du signal, sont combinés en un seul circuit, nettement moins coûteux que la somme des deux et flexible grâce à l'ajout de multiplexeurs (éléments trapézoïdaux inversés). Ces multiplexeurs permettent de commuter d'un circuit à l'autre. On peut combiner plusieurs dizaines, voire plusieurs centaines de ces circuits.

que la performance réelle des ordinateurs va croître aussi rapidement qu'auparavant.

D'où l'importance d'étudier d'autres approches, qui répondent mieux aux contraintes de la technologie et qui soient plus faciles à mettre en œuvre. Or il existe une autre voie majeure : la spécialisation des architectures⁽¹⁾. Au lieu de réaliser une tâche à l'aide d'un programme, elle est implémentée sous forme de circuit. Une telle approche présente plusieurs avantages : ces circuits consomment beaucoup moins qu'un processeur pour réaliser la même tâche, ils requièrent en général peu de transistors et ils sont simples d'utilisation pour un programmeur. Leur principal défaut est toutefois leur manque de flexibilité. Pour y remédier, des approches récentes consistent à combiner plusieurs circuits en un seul, comme cela a été réalisé dans le cadre d'une collaboration entre notre équipe et la société Thales TRT (fig. 2).

Mais les contraintes de la technologie vont sans doute nous obliger à aller encore plus loin. Au problème de dissipation thermique s'ajoute le problème de fiabilité, lui aussi lié à la miniaturisation. À des dimensions proches des échelles atomiques, il devient très délicat d'ajuster précisément les formes des transistors et des lignes de connexion entre eux. Il en

* La technologie CMOS, acronyme de *Complementary Metal-Oxide-Semiconductor*, est la principale technologie utilisée pour la fabrication des circuits intégrés.

* La performance réelle est la performance effective lors de l'exécution d'un programme, par opposition à la performance maximale d'un processeur en fonction du nombre d'unités de calcul et de leur rapidité.

* Les architectures de Von Neumann sont composées d'une unité de calcul et d'une mémoire contenant programme (instructions régissant le fonctionnement du cœur de calcul) et données.

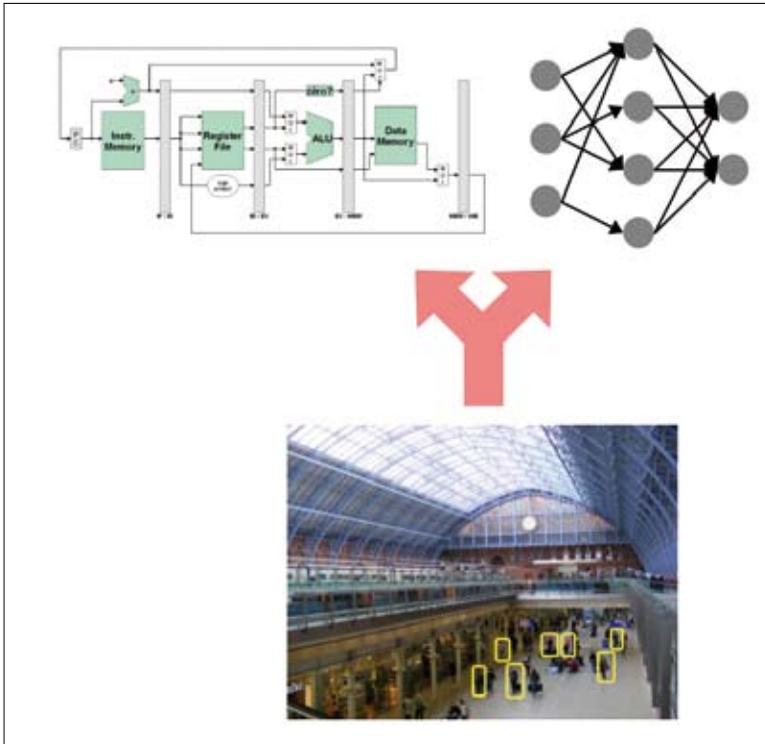


Fig. 3 : certaines des applications les plus importantes peuvent être, soit implémentées à l'aide d'un processeur classique (à gauche), soit à l'aide de circuits neuromorphiques (à droite), mieux adaptés aux nouvelles contraintes technologiques (économies d'énergie, fiabilité...). Ici une tâche de reconnaissance de forme, les formes à reconnaître étant encadrées de jaune.

© INRIA - O. TEMAM

résulte des variations de capacité mais aussi des défauts de conception. Les transistors deviennent même susceptibles au rayonnement cosmique, ce qui engendre des erreurs de fonctionnement.

Les solutions envisagées, au moins pour certaines tâches, pourraient s'appuyer sur des approches de calcul radicalement différentes de celles mises en œuvre aujourd'hui, dites de Von Neumann*, et d'une meilleure compatibilité avec l'évolution de la technologie. C'est le cas des architectures neuromorphiques (le circuit de calcul est un réseau de neurones artificiels) qu'il serait possible d'utiliser dans un grand nombre d'applications émergentes⁽²⁾: reconnaissance de formes, prédictions à partir de données complexes, traitement du signal, etc. Ces architectures sont naturellement robustes aux défauts de conception et défaillances et elles consomment très peu. Nous développons par exemple un co-processeur neuromorphique utilisable pour des tâches de classification (fig. 3).

Une solution alternative aux nouveaux paradigmes de calcul, ou même complémentaire, est l'emploi de nouvelles technologies. Le groupe de Krishna Palem, de Georgia Tech (Atlanta, Géorgie), développe par exemple des circuits composés de transistors fournissant une réponse exacte avec seulement une certaine probabilité⁽³⁾. Leur programmation en est radicalement changée mais leur consommation considérablement diminuée.

D'autres, comme les HP Labs (Palo Alto, Californie), envisagent par exemple d'utiliser la nanophotonique, qui permet de substituer la lumière au signal électrique pour réaliser les transferts très rapides au sein d'une puce⁽⁴⁾.

Nous nous trouvons donc à une période charnière, caractérisée par un foisonnement au plan de la recherche mais aussi par une possible redistribution de la donne au plan industriel, une opportunité pour l'Europe dans le domaine des systèmes de calcul. Les Européens occupent en effet une position forte dans le domaine des systèmes embarqués (téléphonie, médecine, transports...), ces derniers représentant plus de 95 % de tous les processeurs fabriqués dans le monde. Or en raison de la complexité croissante de ces systèmes et de leurs applications (smartphone...), l'industrie européenne a développé des processeurs de plus en plus puissants qui rivalisent aujourd'hui avec ceux d'Intel.

Un nouveau paysage scientifique et industriel se dessine.

À tel point que les processeurs de compagnies telles que ARM (Royaume-Uni), déjà présents dans presque tous les téléphones portables, équiperont bientôt des PCs et peut-être à moyen terme des supercalculateurs. De même, les Français STMicroelectronics et Thales, l'Allemand Infineon, ou encore le Néerlandais NXP, développent des architectures de calcul haute performance pour les futurs systèmes embarqués. Les Européens ont ainsi acquis un haut niveau d'expertise dans les architectures spécialisées et basse consommation. À la faveur des bouleversements de la technologie, un nouveau paysage scientifique et industriel est en train de se dessiner. **O. T.**

Olivier Temam est responsable de l'équipe Alchemy (*Architectures, Languages and Compilers to Harness the End of Moore Years*), à Saclay, et professeur à l'École polytechnique où il est chargé du cours d'architecture des ordinateurs. Ses recherches portent sur la conception et la programmation d'architectures de processeurs haute performance et embarqués compatibles avec l'évolution des technologies de fabrication.

⁽¹⁾ S. Yehia, S. Girbal, H. Berry, O. Temam, Reconciling specialization and flexibility through compound circuits, HPCA-15, 2009

⁽²⁾ C. Mead, Analog VLSI and Neural Systems (Hardcover), Addison Wesley Publishing Company, 1989

⁽³⁾ J. George *et al.*, Probabilistic arithmetic and energy efficient embedded signal processing, CASES, 2006

⁽⁴⁾ N. P. Jouppi, System implications of integrated photonics, in Proceeding of the 13 th international symposium on Low power electronics and design, 2008



D.R.

Un peu plus de 9 milliards d'euros sont attribués aux technologies de l'information et de la communication par le 7^e programme-cadre européen*. Parmi les défis à relever: la conception de nouveaux systèmes de calcul.

Quels sont les principaux objectifs du projet européen sur les systèmes de calcul?

Panagiotis Tsarchopoulos: Je voudrais tout d'abord insister sur le fait que nous privilégions une approche systémique: il ne s'agit

avons lancé l'initiative Artemis*, qui associe public et privé, pour la recherche sur les systèmes informatiques embarqués. L'enjeu est considérable si l'on songe que sur l'ensemble des microprocesseurs fabriqués dans le monde, 98% équipent aujourd'hui des systèmes embarqués. Leur part de marché va encore augmenter à l'avenir: dans une automobile, on trouvera bientôt une centaine de processeurs!

Quelles sont en revanche les faiblesses de l'Europe?

P. T.: Les liens entre recherche académique et développement industriel sont encore très insuffisants. L'un des objectifs du 7^e programme-cadre et des initiatives telles qu'Artemis est précisément de favoriser des coopérations en finançant des projets de recherche conjoints.

Les processeurs conçus pour les systèmes embarqués vont-ils bientôt équiper les PC?

P. T.: Un téléphone mobile actuel est quasi équivalent à un petit ordinateur. On peut donc très bien imaginer que les PC de demain seront équipés avec les mêmes processeurs que ceux aujourd'hui utilisés dans les objets

Panagiotis Tsarchopoulos est responsable du domaine de recherche Computing Systems au sein de la Commission européenne.

Entretien avec Panagiotis Tsarchopoulos

Forces et faiblesses de l'Europe

pas seulement de mettre au point de nouvelles architectures mais de concevoir en parallèle des architectures efficaces, les systèmes d'exploitation adaptés à ces architectures et les mode de programmation associés. On sait par exemple que le problème de la programmation des architectures multicœurs, donc de la parallélisation des programmes, est loin d'être résolu. Cela posé, notre premier travail a été de constituer les réseaux d'excellence HIPEAC et ArtistDesign composés des meilleures équipes et structures académiques européennes et des meilleurs industriels du domaine. Désormais ces réseaux existent et nous visons aussi bien la conception de systèmes embarqués que le marché des ordinateurs. L'Europe a ainsi pris une place importante dans la carte mondiale de la recherche sur les systèmes de calcul.

L'Union européenne ne se situe-t-elle pas déjà au rang de leader dans le secteur des systèmes embarqués?

P. T.: Sa position est en effet très forte dans ce domaine. C'est pour la renforcer que nous

mobiles. Mais la réciproque est également vraie: des processeurs équipant les ordinateurs pourront être mis en œuvre, légèrement modifiés, dans les systèmes embarqués.

Sommes-nous à la veille de ruptures technologiques dans les systèmes de calcul?

P. T.: La technologie des multicœurs représente déjà un changement considérable et demande un énorme effort d'adaptation à l'industrie mais aussi à la recherche académique. Auparavant, la parallélisation des programmes ne concernait que le calcul haute performance. Comment va-t-on programmer ces nouveaux processeurs dans des petits PC, des téléphones mobiles, les télévisions, ainsi que dans les automobiles, ou les avions... ? C'est une question nouvelle. On peut aussi voir d'autres ruptures s'amorcer, comme les systèmes neuromorphiques, mais au plan industriel, c'est à un peu plus long terme. La vraie rupture d'aujourd'hui, ce sont ces multicœurs.

Propos recueillis par Dominique Chouhan

* Le 7^e programme-cadre pour la recherche et le développement, ou 7^e PCRD, couvre la période 2007-2013.

* HIPEAC est un acronyme pour *European Network of Excellence in High Performance and Embedded Architecture and Compilation* (Réseau européen d'excellence dans les architectures haute performance et embarquées et compilation).

* ArtistDesign est le nom du réseau d'excellence européen pour la conception de systèmes embarqués, ou *European Network of Excellence on Embedded Systems Design*.

* Artemis est l'acronyme de *Advanced Research & Technology for Embedded Intelligence and Systems*.